

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-44243

(P2001-44243A)

(43) 公開日 平成13年2月16日 (2001.2.16)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 F 0 3 6
23/36		23/40	A 5 F 0 4 4
23/40			F
		23/36	C

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21) 出願番号 特願平11-215383

(22) 出願日 平成11年7月29日 (1999.7.29)

(71) 出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 加藤 一

東京都中央区日本橋一丁目13番1号ティー
ディーケイ株式会社内

(74) 代理人 100074930

弁理士 山本 恵一

Fターム(参考) 5F036 AA01 BA23 BB01 BC05 BC06
BC33

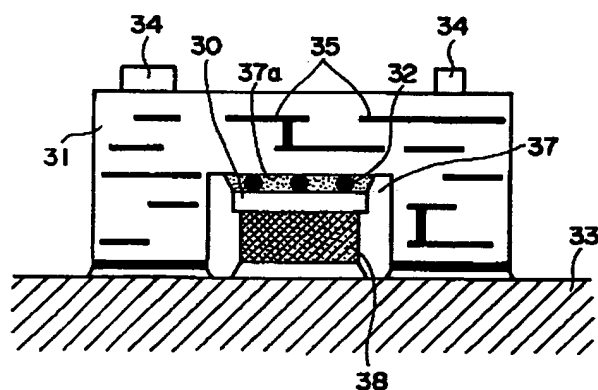
5F044 KK07 KK23 LL00 LL01 QQ01
RR10 RR18

(54) 【発明の名称】 フリップチップ実装構造

(57) 【要約】

【課題】 放熱特性が優秀でありかつ小型化が可能なフリップチップ実装構造を提供する。

【解決手段】 基板に設けられたキャビティ内に配置されておりフリップチップ実装された半導体チップと、キャビティ内に配置されており半導体チップの実装面とは反対側の面に当接して設けられた放熱部材とを備えている。



【特許請求の範囲】

【請求項1】 基板に設けられたキャビティ内に配置されておりフリップチップ実装された半導体チップと、前記キャビティ内に配置されており前記半導体チップの実装面とは反対側の面に当接して設けられた放熱部材とを備えたことを特徴とするフリップチップ実装構造。

【請求項2】 前記キャビティが前記基板の底部に設けられており、前記放熱部材の前記当接面とは反対側の面が前記基板の実装されるマザーボードの金属層に接合されていることを特徴とする請求項1に記載の構造。

【請求項3】 前記半導体チップと前記放熱部材とが導電性材料を介して接合されており、さらに前記放熱部材と前記マザーボードの金属層とが導電性材料を介して接合されていることを特徴とする請求項2に記載の構造。

【請求項4】 前記キャビティの開口部を閉鎖する金属蓋部材がさらに設けられており、前記放熱部材の前記当接面とは反対側の面が前記金属蓋部材に当接していることを特徴とする請求項1に記載の構造。

【請求項5】 前記キャビティが前記基板の底部に設けられており、前記金属蓋部材の前記当接面とは反対側の面が前記基板の実装されるマザーボードの金属層に接合されていることを特徴とする請求項4に記載の構造。

【請求項6】 前記半導体チップと前記放熱部材とが導電性材料を介して接合されており、前記放熱部材と前記金属蓋部材とが導電性材料を介して接合されており、さらに前記金属蓋部材と前記マザーボードの金属層とが導電性材料を介して接合されていることを特徴とする請求項5に記載の構造。

【請求項7】 前記放熱部材及び前記金属蓋部材が一体構造であることを特徴とする請求項4から6のいずれか1項に記載の構造。

【請求項8】 前記マザーボードの金属層が、所望の一定電位に保たれていることを特徴とする請求項3又は6に記載の構造。

【請求項9】 前記放熱部材が、熱伝導率の高い金属板部材からなることを特徴とする請求項1から8のいずれか1項に記載の構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、放熱特性を向上させたフリップチップ実装構造に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】携帯電話等の電子機器においては、小型化及び軽量化が進められており、また、半導体チップを実装したモジュールが数多く使用されている。

【0003】モジュール等への半導体チップの初期の実装構造は、半導体チップを基板にダイボンディングしておき、この半導体チップと基板の電極とをワイヤボンディングを用いて電気的に接続するものであった。しかしながら、電子

機器の小型化及び高周波特性改善のため、このようなワイヤボンディング実装構造はあまり使用されなくなり、代わりに、フリップチップ実装構造を用いることが主流となった。

【0004】図1は、モジュール基板へのフリップチップ実装構造の一般的な構成を示す断面図である。

【0005】同図に示すように、半導体チップ10は、熱伝導率が高くないアルミナ等で作成されたモジュール基板11上にバンパ12を介して実装される。このモジュール基板11は、マザーボード13等のプリント基板上に、ハンダ等を用いて実装される。半導体チップ10は、機械的衝撃及び湿気等による化学変化から保護するためにモールド樹脂14により密閉されている。

【0006】半導体チップ10において発生した熱は、バンパ12及びモジュール基板11を介してマザーボード13に放熱される。しかしながら、このような構成によると、半導体チップ10とモジュール基板11とがバンパ12のみで接しているため接触面積が小さく、良好な熱伝導特性を得ることができない。このため、パワーアンプ、電源等の発熱の大きなモジュールにおいては、十分な放熱効果を得ることができず、発熱による半導体チップの温度上昇により、電気的特性の劣化及び誤動作を招く原因となっていた。

【0007】また、このようなフリップチップ実装構造によると、半導体チップ10の裏面を例えば接地電位のような一定電位の電極と電気的接続を行うことが困難であり、この部分が電気的に浮動していた。そのため、半導体基板の電位を一定にすることができず、電気的動作が不安定となり誤動作を招く原因ともなっていた。

【0008】図2は、放熱特性を改善した公知のフリップチップ実装構造を示す断面図である。この構造は、特開平11-67958号公報に記載されている。

【0009】同図に示すように、モジュール基板21上にバンパ22を介して実装される半導体チップ20の直下に、金属25が充填された放熱用の貫通穴24を設けることにより、この金属層25を通してマザーボード23へ放熱するように構成している。

【0010】しかしながら、この公知の実装構造によると、半導体チップ20の直下の大部分が貫通穴24によって占有されるため、たとえ多層構造とした場合でもこの部分に内装回路等を形成することができない。さらに、モジュール基板21の上に半導体チップ20が載置されるため、このモジュール基板21上に表面実装部品等を設けるための実装面積が減少してしまう。その結果、モジュール全体の小型化を図ることが難しかった。

【0011】また、このようなフリップチップ実装構造によっても、半導体チップ20の裏面を例えば接地電位のような一定電位の電極と電気的接続を行うことが困難であり、この部分が電気的に浮動していた。そのため、半導体基板の電位を一定にすることができず、電気的動

作が不安定となり誤作動を招く原因ともなっていた。

【0012】従って本発明の目的は、放熱特性が優秀でありかつ小型化が可能なフリップチップ実装構造を提供することにある。

【0013】本発明の他の目的は、半導体チップの電位を所望の一定電位に保つことができるフリップチップ実装構造を提供することにある。

【0014】

【課題を解決するための手段】本発明によれば、基板に設けられたキャビティ内に配置されておりフリップチップ実装された半導体チップと、キャビティ内に配置されており半導体チップの実装面とは反対側の面に当接して設けられた放熱部材とを備えたフリップチップ実装構造が提供される。

【0015】半導体チップは、モジュール基板内に形成されたキャビティ内にフリップチップ実装されており、その実装される面とは反対側の面に放熱部材が当接している。このように放熱部材が反対側面の多くの部分に当接しているため、半導体チップで発生した熱が放熱部材を介して外部へ導かれることとなり、フリップチップ実装の放熱特性の向上を図ることができ、半導体素子の誤作動を防ぐことが出来る。

【0016】しかも、放熱部材が半導体チップの実装面側に設けられていないため、半導体チップ実装面の下のモジュール基板内に内装電極を作成することができる。また、キャビティ内に実装されるので、モジュール基板表面上に電子部品を自由に実装することができる。

【0017】キャビティが基板の底部に設けられており、放熱部材の当接面とは反対側の面が基板の実装されるマザーボードの金属層に接合されていることが好ましい。

【0018】この場合、半導体チップと放熱部材とが導電性材料を介して接合されており、さらに放熱部材とマザーボードの金属層とが導電性材料を介して接合されていることがより好ましい。

【0019】キャビティの開口部を閉鎖する金属蓋部材がさらに設けられており、放熱部材の当接面とは反対側の面が金属蓋部材に当接していることも好ましい。

【0020】キャビティが基板の底部に設けられており、金属蓋部材の当接面とは反対側の面が基板の実装されるマザーボードの金属層に接合されていることも好ましい。

【0021】この場合、半導体チップと放熱部材とが導電性材料を介して接合されており、放熱部材と金属蓋部材とが導電性材料を介して接合されており、さらに金属蓋部材とマザーボードの金属層とが導電性材料を介して接合されていることがより好ましい。

【0022】放熱部材及び金属蓋部材が一体構造であることも好ましい。

【0023】マザーボードの金属層が、例えば接地電位

のような所望の一定電位に保たれていることがより好ましい。これにより、半導体チップの裏面をその一定電位に保つことができ、その電氣的動作が安定化させることができる。

【0024】放熱部材が、熱伝導率の高い金属板部材からなることも好ましい。

【0025】

【発明の実施の形態】図3は、本発明の一実施形態におけるモジュール基板の構成を概略的に示す斜視図であり、図4は、この実施形態におけるフリップチップ実装構造を示すA-A断面図である。

【0026】これらの図において、30は半導体チップ、31はこの半導体チップ30が内部に実装される多層のモジュール基板、32は半導体チップ実装用のバンパ、33はモジュール基板31が実装されるプリント基板であるマザーボード、34はモジュール基板31上に表面実装された部品をそれぞれ示している。

【0027】モジュール基板31は、本実施形態においては、厚さ150 μ m程度の誘電体を5層重ねて800 $^{\circ}$ C程度で焼成した多層セラミック基板を用いている。使用する基板は、必ずしもセラミック基板である必要はなく、樹脂基板を用いてもよい。また、小型化のために基板の多層化を行っているが、回路規模及び用途に応じて適宜単層基板を用いてもよい。

【0028】モジュール基板31の層間には、焼結銀により伝送線路35が形成され、インダクタ、キャパシタ及び分布定数回路等が構成されている。また、基板表面には、層間と同様に焼結銀により回路パターン36が形成されて表面実装部品34が実装され、さらに分布定数回路等が形成されている。これら回路パターン36は焼結銀を用いて形成してもよいし、他の金属を用いて形成してもよい。

【0029】モジュール基板31の底部には、半導体チップ30が実装可能な程度の大きさのキャビティ37が形成されている。本実施形態においては、半導体チップ30の平面寸法が1.5mm \times 1.5mmであるとする、キャビティ37は、モジュール基板31の底面に開口する寸法が例えば2mm \times 2mmの矩形の盲穴である。ただし、セラミック基板のように焼成基板を使用する場合、焼成後の収縮率を考慮して穴の大きさを設計する必要がある。

【0030】このキャビティ37内の実装面37aには電極が形成されており、この電極には、半導体チップ30がバンパ32を介して電氣的に接続されている。このバンパ32は、ハンダボールを使用してもよいし、金ボールを使用してもよい。金ボールを用いる場合は、熱圧着接合が行われる。

【0031】半導体チップ30の実装面とは反対側の面には、熱伝導率の良好な金属板、例えば銅板であることが望ましい放熱部材38が密着的に面接合されている。

【0032】放熱部材38と半導体チップ30との接合は、望ましくはハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0033】放熱部材38と半導体チップ30とが当接する面積が半導体チップ30の表面積の70%以上であれば、十分な放熱効果を得ることができる。放熱部材38の表面積が半導体チップ30の表面積よりも大きくなってもよい。

【0034】半導体チップ30外面の電気回路は、バンパ32と同一の実装面側に形成されているため、放熱部材38をその反対側面に接合してもこれら電気回路を傷つけることはない。

【0035】モジュール基板31は、マザーボード33に設けられた種々の電極と電気的に接続される。同時に、放熱部材38の上述の接合面とは反対側の面もマザーボード33に設けられた所望電位（一般的には接地電位であるがこれに限定されるものではない）の電極に互いの面が接するように接合される。放熱部材38とマザーボード33との接合は、望ましくは熱伝導性の良好なハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0036】マザーボード33に設けられた所望電位の電極は、放熱効率をあげるために、表面積が大きいことが望ましい。

【0037】キャビティ37の深さは、半導体チップ30及び放熱部材38をバンパ32を用いて実装した際の厚さに等しいか、望ましくはこの厚さよりも若干大きい値とする。換言すれば、半導体チップ30及び放熱部材38は、キャビティ37内に実装したときに、モジュール基板31とマザーボード33との実装面よりも数十 μm 程度（最大で100 μm ）だけキャビティ37の内側に入っていることが望ましい。これによって、放熱部材38とマザーボード33とがハンダ又はロウ付けによって互いに容易に接合することができる。即ち、この部分のハンダ盛り又はロウ盛りを他の部分よりも若干多くすることにより、問題なく接合をとることができる。

【0038】具体的な数値として、厚さ100 μm の半導体チップ30と厚さ200 μm の放熱部材38と直径50 μm のハンダバンパ32とを用いて接合した場合、キャビティ37を350～450 μm の深さになるように作成することが望ましい。

【0039】キャビティ37の残りのスペースは、機械

的衝撃及び湿気等を原因とする化学変化から半導体チップ30を保護するため、モールド樹脂で充填することが望ましい。

【0040】本実施形態の以上の構成により、半導体チップ30で発生した熱はこれに面接合している放熱部材38を介して、これも放熱部材38に面接合しているマザーボード33に効率良く伝導し放熱される。従って、放熱特性に優れたフリップチップ実装構造が提供される。また、放熱部材38及び接合剤が導電体であるため、半導体チップ30の実装面とは反対側の面をマザーボード33の電位に保つことができる。さらに、半導体チップ30の実装面の下のモジュール基板31の層間及び基板表面に回路を構成することができ、モジュールの小型化が可能となる。

【0041】図5は、本発明の他の実施形態におけるフリップチップ実装構造を示す断面図である。この図も図4と同様に図3のA-A断面に相当している。

【0042】図5において、50は半導体チップ、51はこの半導体チップ50が内部に実装される多層のモジュール基板、52は半導体チップ実装用のバンパ、53はモジュール基板51が実装されるプリント基板であるマザーボード、54はモジュール基板51上に表面実装された部品をそれぞれ示している。

【0043】モジュール基板51は、本実施形態においては、厚さ150 μm 程度の誘電体を5層重ねて800℃程度で焼成した多層セラミック基板を用いている。使用する基板は、必ずしもセラミック基板である必要はなく、樹脂基板を用いてもよい。また、小型化のために基板の多層化を行っているが、回路規模及び用途に応じて適宜単層基板を用いてもよい。

【0044】モジュール基板51の層間には、焼結銀により伝送線路55が形成され、インダクタ、キャパシタ及び分布定数回路等が構成されている。また、基板表面には、層間と同様に焼結銀により回路パターンが形成されて表面実装部品54が実装され、さらに分布定数回路等が形成されている。これら回路パターンは焼結銀を用いて形成してもよいし、他の金属を用いて形成してもよい。

【0045】モジュール基板51の底部には、半導体チップ50が実装可能な程度の大きさのキャビティ57が形成されている。本実施形態においては、半導体チップ50の平面寸法が1.5mm×1.5mmであるとする、キャビティ57は、モジュール基板51の底面に開口する寸法が例えば2mm×2mmの矩形の盲穴である。ただし、セラミック基板のように焼成基板を使用する場合、焼成後の収縮率を考慮して穴の大きさを設計する必要がある。

【0046】このキャビティ57内の実装面57aには電極が形成されており、この電極には、半導体チップ50がバンパ52を介して電気的に接続されている。この

バンプ52は、ハンダボールを使用してもよいし、金ボールを使用してもよい。金ボールを用いる場合は、熱圧着接合が行われる。

【0047】半導体チップ50の実装面とは反対側の面には、熱伝導率の良好な金属板、例えば銅板であることが望ましい放熱部材58が密着的に面接合されている。

【0048】放熱部材58と半導体チップ50との接合は、望ましくはハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0049】放熱部材58と半導体チップ50とが当接する面積が半導体チップ50の表面積の70%以上であれば、十分な放熱効果を得ることができる。放熱部材58の表面積が半導体チップ50の表面積よりも大きくなってもよい。

【0050】半導体チップ50外面の電気回路は、バンプ52と同一の実装面側に形成されているため、放熱部材58をその反対側面に接合してもこれら電気回路を傷つけることはない。

【0051】放熱部材58の上述の接合面とは反対側の面は、金属蓋部材59に面接合されている。この金属蓋部材59は、熱伝導率の良好な金属板、例えば銅板であることが望ましく、キャビティ57の開口部を閉鎖するように取り付けられている。従って、キャビティ57の開口寸法より大きな寸法、例えば2.5mm×2.5mmの寸法を有する矩形形状となっている。また、キャビティ57の周囲に段差を設け、金属蓋部材59をはめ込んでもよい。

【0052】放熱部材58と金属蓋部材59との接合は、望ましくは熱伝導性の良好なハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0053】モジュール基板51は、マザーボード53に設けられた種々の電極と電気的に接続される。同時に、金属蓋部材59もマザーボード53に設けられた所望電位（一般的には接地電位であるがこれに限定されるものではない）の電極に互いの面が接するように接合される。金属蓋部材59とマザーボード53との接合も、望ましくは熱伝導性の良好なハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に

薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0054】マザーボード53に設けられた所望電位の電極は、放熱効率を上げるために、表面積が大きいことが望ましい。

【0055】キャビティ57の深さは、半導体チップ50及び放熱部材58をバンプ52を用いて実装した際の厚さに等しいか、望ましくはこの厚さよりも若干大きい値とする。換言すれば、半導体チップ50及び放熱部材58は、キャビティ57内に実装したときに、金属蓋部材59の面よりも数十 μm 程度（最大で100 μm ）だけキャビティ57の内側に入っていることが望ましい。これによって、放熱部材58と金属蓋部材59とがハンダ又はロウ付けによって互いに容易に接合することができる。

【0056】具体的な数値として、厚さ100 μm の半導体チップ50と厚さ200 μm の放熱部材58と直径50 μm のハンダバンプ52とを用いて接合した場合、キャビティ57を350～450 μm の深さになるように作成することが望ましい。

【0057】キャビティ57の残りのスペースは、機械的衝撃及び湿気等を原因とする化学変化から半導体チップ50を保護するため、モールド樹脂で充填することが望ましい。

【0058】本実施形態の以上の構成により、半導体チップ50で発生した熱はこれに面接合している放熱部材58を介して、これも放熱部材58に面接合している金属蓋部材59を介して、さらにこれも金属蓋部材59に面接合しているマザーボード53に効率良く伝導し放熱される。従って、放熱特性に優れたフリップチップ実装構造が提供される。また、放熱部材58及び金属蓋部材59並びに接合剤が導電体であるため、半導体チップ50の実装面とは反対側の面をマザーボード53の電位に保つことができる。さらに、半導体チップ50の実装面の下のモジュール基板51の層間及び基板表面に回路を構成することができ、モジュールの小型化が可能となる。

【0059】図6は、本発明のさらに他の実施形態におけるフリップチップ実装構造を示す断面図である。この図も図4と同様に図3のA-A断面に相当している。

【0060】図6において、60は半導体チップ、61はこの半導体チップ60が内部に実装される多層のモジュール基板、62は半導体チップ実装用のバンプ、63はモジュール基板61が実装されるプリント基板であるマザーボード、64はモジュール基板61上に表面実装された部品をそれぞれ示している。

【0061】モジュール基板61は、本実施形態においては、厚さ150 μm 程度の誘電体を5層重ねて800℃程度で焼成した多層セラミック基板を用いている。使用する基板は、必ずしもセラミック基板である必要はな

く、樹脂基板を用いてもよい。また、小型化のために基板の多層化を行っているが、回路規模及び用途に応じて適宜単層基板を用いてもよい。

【0062】モジュール基板61の層間には、焼結銀により伝送線路65が形成され、インダクタ、キャパシタ及び分布定数回路等が構成されている。また、基板表面には、層間と同様に焼結銀により回路パターンが形成されて表面実装部品64が実装され、さらに分布定数回路等が形成されている。これら回路パターンは焼結銀を用いて形成してもよいし、他の金属を用いて形成してもよい。

【0063】モジュール基板61の底部には、半導体チップ60が実装可能な程度の大きさのキャビティ67が形成されている。本実施形態においては、半導体チップ60の平面寸法が1.5mm×1.5mmであるとする、キャビティ67は、モジュール基板61の底面に開口する寸法が例えば2mm×2mmの矩形の盲穴である。ただし、セラミック基板のように焼成基板を使用する場合、焼成後の収縮率を考慮して穴の大きさを設計する必要がある。

【0064】このキャビティ67内の実装面67aには電極が形成されており、この電極には、半導体チップ60がバンパ62を介して電気的に接続されている。このバンパ62は、ハンダボールを使用してもよいし、金ボールを使用してもよい。金ボールを用いる場合は、熱圧着接合が行われる。

【0065】半導体チップ60の実装面とは反対側の面には、熱伝導率の良好な金属ブロック、例えば銅ブロックであることが望ましい放熱部材68が密着的に面接合されている。

【0066】放熱部材68と半導体チップ60との接合は、望ましくはハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0067】放熱部材68と半導体チップ60とが当接する面積が半導体チップ60の表面積の70%以上であれば、十分な放熱効果を得ることができる。放熱部材68の表面積が半導体チップ60の表面積よりも大きくなってもよい。

【0068】半導体チップ60外面の電気回路は、バンパ62と同一の実装面側に形成されているため、放熱部材68をその反対側面に接合してもこれら電気回路を傷つけることはない。

【0069】放熱部材68の上述の接合面とは反対側の部分は、金属蓋を構成している。即ち、本実施形態の放熱部材68は、図5の実施形態における放熱部材と金属蓋部材とが一体となったブロックで構成されている。こ

の放熱部材68の金属蓋の部分は、キャビティ67の開口部を閉鎖するように取り付けられている。従って、キャビティ67の開口寸法より大きな寸法、例えば2.5mm×2.5mmの寸法を有する矩形形状となっている。また、キャビティ67の周囲に段差を設け、放熱部材68をはめ込んでよい。

【0070】モジュール基板61は、マザーボード63に設けられた種々の電極と電気的に接続される。同時に、放熱部材68もマザーボード63に設けられた所望電位（一般的には接地電位であるがこれに限定されるものではない）の電極に互いの面が接するように接合される。放熱部材68とマザーボード63との接合は、望ましくは熱伝導性の良好なハンダ又はロウ付け（例えば銀ロウ付け）によって行われる。ハンダ又はロウ付けの代わりに導電性接着剤を用いて接合を行ってもよい。ハンダ及びロウ付けに比較して熱伝導率の悪い導電性接着剤を用いて接合を行う場合は、接着剤の厚みを十分に薄くして熱抵抗が大きくならないように配慮することが望ましい。

【0071】マザーボード63に設けられた所望電位の電極は、放熱効率をあげるために、表面積が大きいことが望ましい。

【0072】キャビティ67の深さは、半導体チップ60及び放熱部材68をバンパ62を用いて実装した際の金属蓋部分の手前までの厚さにほぼ等しい値とする。

【0073】キャビティ67の残りのスペースは、機械的衝撃及び湿気等を原因とする化学変化から半導体チップ60を保護するため、モールド樹脂で充填することが望ましい。

【0074】本実施形態の以上の構成により、半導体チップ60で発生した熱はこれに面接合している放熱部材68を介して、この放熱部材68に面接合しているマザーボード63に効率良く伝導し放熱される。従って、放熱特性に優れたフリップチップ実装構造が提供される。また、放熱部材68及び接合剤が導電体であるため、半導体チップ60の実装面とは反対側の面をマザーボード63の電位に保つことができる。さらに、半導体チップ60の実装面の下のモジュール基板61の層間及び基板表面に回路を構成することができ、モジュールの小型化が可能となる。

【0075】以上述べた実施形態は全て本発明を例示的に示すものであって限定的に示すものではなく、本発明は他の種々の変形態様及び変更態様で実施することができる。従って本発明の範囲は特許請求の範囲及びその均等範囲によってのみ規定されるものである。

【0076】

【発明の効果】以上詳細に説明したように本発明によれば、半導体チップは、モジュール基板内に形成されたキャビティ内にフリップチップ実装されており、その実装される面とは反対側の面に放熱部材が当接している。こ

のように放熱部材が反対側面の多くの部分に当接しているため、半導体チップで発生した熱が放熱部材を介して外部へ導かれることとなり、フリップチップ実装の放熱特性の向上を図ることができ、半導体素子の誤作動を防ぐことができる。

【0077】しかも、放熱部材が半導体チップの実装面側に設けられていないため、半導体チップ実装面の下のモジュール基板内に内装電極を作成することができる。また、キャビティ内に実装されるので、モジュール基板表面上に電子部品を自由に実装することができる。

【0078】放熱部材が導電性材料で構成されこれが導電性材料でマザーボードの金属層に接合され、かつこの金属層が、例えば接地電位のような所望の一定電位に保たれていれば、半導体チップの裏面をその一定電位に保つことができ、その電気的動作が安定化させることができる。

【図面の簡単な説明】

【図1】モジュール基板へのフリップチップ実装構造の一般的な構成を示す断面図である。

【図2】放熱特性を改善した公知のフリップチップ実装構造を示す断面図である。

【図3】本発明の一実施形態におけるモジュール基板の構成を概略的に示す斜視図である。

【図4】図3の実施形態におけるフリップチップ実装構造を示すA-A断面図である。

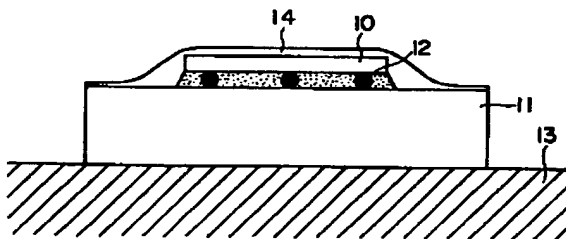
【図5】本発明の他の実施形態におけるフリップチップ実装構造を示す断面図である。

【図6】本発明のさらに他の実施形態におけるフリップチップ実装構造を示す断面図である。

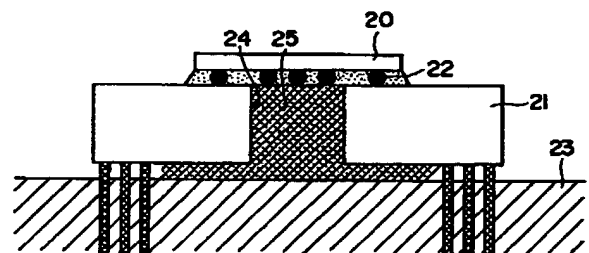
【符号の説明】

- 30、50、60 半導体チップ
- 31、51、61 モジュール基板
- 32、52、62 パンプ
- 33、53、63 マザーボード
- 34、54、64 表面実装部品
- 35、55、65 伝送線路
- 36 回路パターン
- 37、57、67 キャビティ
- 37a、57a、67a 実装面
- 38、58、68 放熱部材
- 59 金属蓋部材

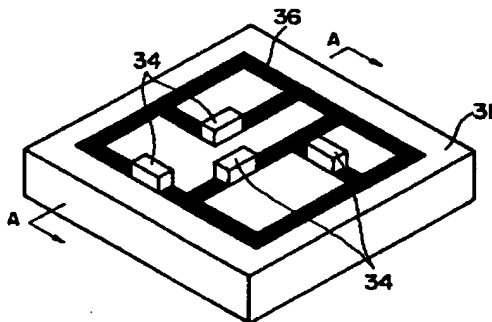
【図1】



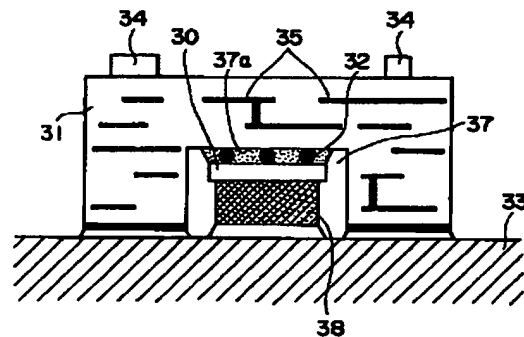
【図2】



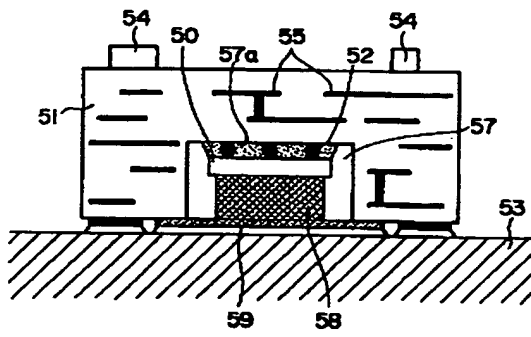
【図3】



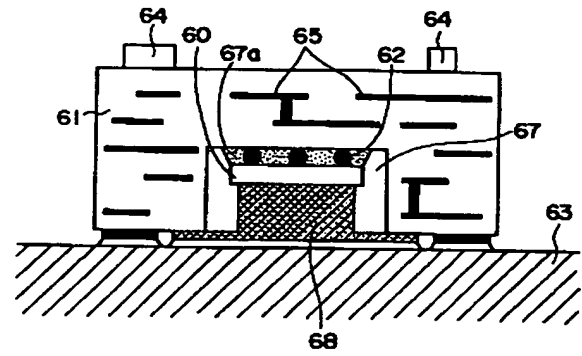
【図4】



【図5】



【図6】



Patent Abstracts of Japan

PUBLICATION NUMBER : 2001044243
PUBLICATION DATE : 16-02-01

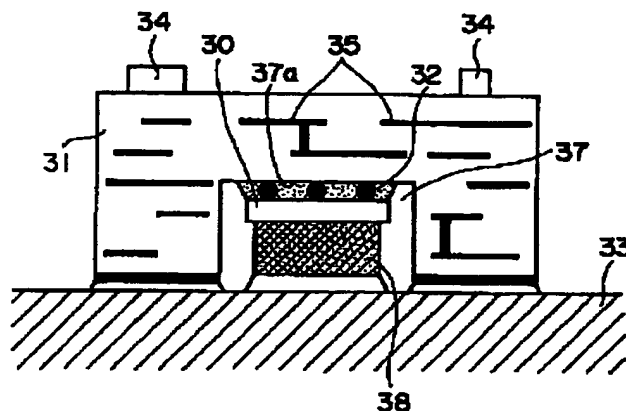
APPLICATION DATE : 29-07-99
APPLICATION NUMBER : 11215383

APPLICANT : TDK CORP;

INVENTOR : KATO HAJIME;

INT.CL. : H01L 21/60 H01L 23/36 H01L 23/40

TITLE : FLIP-CHIP PACKAGING STRUCTURE



ABSTRACT : PROBLEM TO BE SOLVED: To improve heat radiation by arranging a semiconductor chip in the cavity of a substrate and bringing a heat radiation member on a surface at the opposite side to the packaging surface of the semiconductor chip.

SOLUTION: A cavity 37 is formed in a size that a semiconductor chip 30 can be mounted to the bottom of a module substrate 31. An electrode is formed on a packaging surface 37a in the cavity 37, and the semiconductor chip 30 is electrically connected to the electrode via a bump 32. Also, a heat radiation member 38 of a copper plate with improved thermal conductivity is subjected to joint adhesively to a surface at the opposite side to the packaging surface of the semiconductor chip 30, thus guiding heat generated by the semiconductor chip 30 to the outside via the heat radiation member 38, since the heat radiation member 38 is in contact with many parts on the opposite side surface and hence improving heat radiation for packaging a flip chip.

COPYRIGHT: (C)2001,JPO



Patent Abstracts of Japan

PUBLICATION NUMBER : 08335650
PUBLICATION DATE : 17-12-96

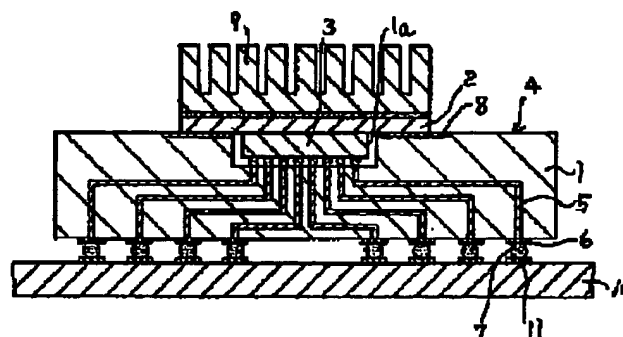
APPLICATION DATE : 07-06-95
APPLICATION NUMBER : 07140503

APPLICANT : KYOCERA CORP;

INVENTOR : CHITOSE TOSHIYUKI;

INT.CL. : H01L 23/12 H01L 23/04

TITLE : PACKAGE FOR HOUSING
SEMICONDUCTOR CHIP



ABSTRACT : PURPOSE: To provide a package for housing a semiconductor chip wherein every electrode of a semiconductor chip to be housed therein can be electrically connected with a specified metalized wiring layer in a short time and a heat generating at the time when a semiconductor chip is operated is emitted to the outside so that the semiconductor chip may be operated normally and stably for a long period.

CONSTITUTION: The title package is comprised of an insulation base body 1 wherein a recessed part 1a is prepared to house a semiconductor chip 3 on the upper surface thereof and which is provided with a plurality of metalized wiring layers 5 to which the electrodes of the chip 3 are connected through flip-chip connection from the bottom of the part 1a to the lower surface thereof, and a metallic lid 2 which is fixed on the upper surface of the body 1 and with which one main surface of the chip 3 to be housed inside is brought into contact.

COPYRIGHT: (C)1996,JPO

Patent Abstracts of Japan

PUBLICATION NUMBER : 11026635
PUBLICATION DATE : 29-01-99

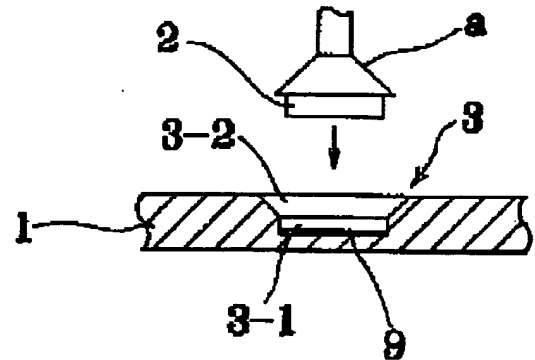
APPLICATION DATE : 07-07-97
APPLICATION NUMBER : 09181107

APPLICANT : ROHM CO LTD;

INVENTOR : YOSHIDA KENJI;

INT.CL. : H01L 23/12

TITLE : BGA TYPE SEMICONDUCTOR DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To providing a thin type package and avoid wire sagging by forming a recess into a substrate to put and settle a chip in the recess.

SOLUTION: A recess 3 for housing a chip 2 is formed into a substrate 1 and has a rectangular lower layer recess 3-1 just for fitting the rectangular chip 2 at a depth half the thickness of the substrate 1 and upper recess 3-2 tapered to expand upwards from the recess. The chip 2 is fitted into the recess 3-1 of the recess 3 from above. This improves the radiation efficiency, never obstructs when mounting and allows the substrate 1 to be thin.

COPYRIGHT: (C)1999,JPO

